

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-24145

(43)公開日 平成10年(1998)1月27日

(51)Int.Cl. ^o	識別記号	庁内整理番号	F I	技術表示箇所
A 6 3 F 7/02	3 0 4		A 6 3 F 7/02	3 0 4 Z
	3 3 4			3 3 4

審査請求 未請求 請求項の数3 OL (全 9 頁)

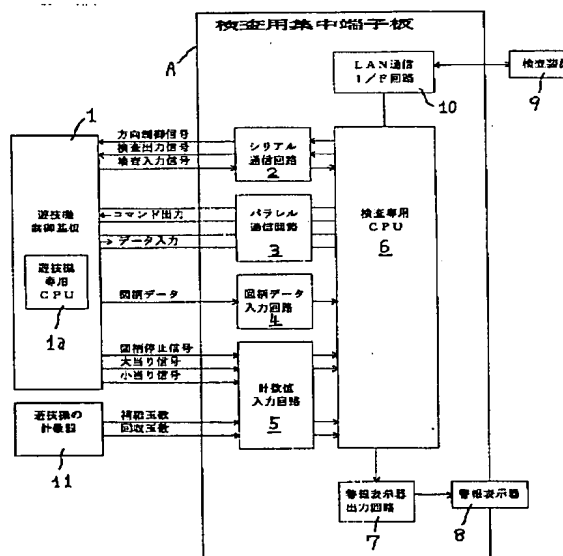
(21)出願番号	特願平8-183885	(71)出願人	591107481 株式会社エルイーテック 東京都千代田区一ツ橋2丁目6番3号
(22)出願日	平成8年(1996)7月12日	(72)発明者	今井 信正 東京都千代田区一ツ橋2丁目6番3号 株 式会社エルイーテック内
		(74)代理人	弁理士 稲木 次之 (外1名)

(54) 【発明の名称】 遊技機検査用集中端子板

(57)【要約】 (修正有)

【課題】 遊技機制御基板とは別個に検査用集中端子板を設け、チップの照合を行うとともに、送信される各種データを積算的に記憶し、外部から記憶したデータを引き出すことが出来るようにする。

【解決手段】 遊技機の制御プログラムと識別コードを書込んだ内蔵ROM及び識別回路を有するチップを有する制御基板1と、通信を行う通信回路と、チップの照合を行う機能と、正規の場合遊技機の作動を許可する構成において、照合手段が正規のチップに格納された暗号化アルゴリズムと同一のもので構成する。作動を許可された遊技機から送信される各種データを積算値として記憶し、外部検査装置9に出力するインターフェース回路10を有する。各種データはフラッシュメモリー又はEEPROM等に積算情報として格納する。



【特許請求の範囲】

【請求項1】 その内部に遊技機のアプリケーションプログラムと所定のアルゴリズムにより暗号化された機器毎の識別コードが書き込まれた内蔵ROM及び暗号化アルゴリズムを有する識別回路を有するマイクロコンピュータチップ（以下チップという）を有する遊技機制御基板1と通信のやりとりを行う通信回路と、該通信回路と接続された遊技機制御基板1内のチップが正規のものか否かを暗号化データを送信した後の復号化データの照合によりチップの照合を行う機能と、前記照合の結果正規と判断した場合に遊技機の作動を許可するように構成されたものにおいて、前記遊技機検査用集中端子板の照合手段が、正規の遊技機制御基板のチップに格納された暗号化アルゴリズムのものと同一のもので構成されていることを特徴とする遊技機検査用集中端子板。

【請求項2】 その内部に遊技機のアプリケーションプログラムと所定のアルゴリズムにより暗号化された機器毎の識別コードが書き込まれた内蔵ROM及び暗号化アルゴリズムを有する識別回路を有するマイクロコンピュータチップ（以下チップという）を有する遊技機制御基板1と通信のやりとりを行う通信回路と、該通信回路と接続された遊技機制御基板1内のチップが正規のものか否かを暗号化データを送信した後の復号化データの照合によりチップの照合を行う機能と、前記照合の結果正規と判断した場合に遊技機の作動を許可し、許可された遊技機の作動より送信される遊技機に関する図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）のデータが入力され、これらを積算値として記憶する機能と、前記記憶した図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータを外部検査装置からの指示があった時に検査装置9に出力する機能を有する検査用集中端子板インターフェース回路10とからなり、前記CPU6内に格納される図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータがフラッシュメモリー又はEEPROM等に積算情報として格納されるように構成されていることを特徴とする遊技機検査用集中端子板。

【請求項3】 前記検査用集中端子板の記憶手段が、フラッシュメモリー若しくはEEPROMで構成されていることを特徴とする請求項2記載の遊技機検査用集中端子板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パチンコ、回胴式遊技機等における遊技機の制御基板に組み込まれたアプリケーションプログラム及び該プログラムに基づき遊技

機を制御するためのマイクロプロセッサが正規のものであるか否について照合すると共に遊技機から送信される各種情報を積算する機能を有する装置に関するものである。

【0002】

【従来技術】 従来のプログラムのチェックは、型式試験申請された時点で第三者検査機関が様々な角度からその内容の検討が慎重に行われるが、試験合格後は検査機関による管理を離れ、型式試験合格の認定を受けたプログラムが搭載された遊技機は遊技機メーカーが第三者監督機関に対して検定申請し、この検定に合格した製品が遊技場へ出荷されている。そして、マイクロコンピュータチップ（以下チップという）内に書き込まれたROM上のプログラムにさらに機器毎の識別コードを付与し、さらに特定の暗号化アルゴリズムにて暗号化した識別コードを付与し、またアドレス上のプログラム、識別コード及び暗号化識別コードを順次走査しながら所定のアルゴリズムにて算出した認証データを書き込んでおき、照合装置等でプログラム内容を検査する時にチップ内蔵ROMに書き込まれた認証データが合致しているか否かをチップ内に設けた照合回路にてチェックできるようにする。さらに外部装置によりチップ内の識別コード、暗号化識別コード及び認証データ等のROMデータの内容を簡単に読み込みに行けないようにチップ・照合装置間に認識コードを付与し、照合回路から送出された認識コードとチップの持つ認識コードとが一致した時にチップから照合回路に対して内蔵ROM及びRAMのデータを出力するようにしたチップが発明されている。

【0003】

【発明が解決しようとする課題】 しかしながら、かかる従来の制御基板では、内蔵ROMだけを改造した場合にはチップ内の照合回路によりプログラムの不正を検知することができるが、制御基板のチップそのものを取替えられた時には、目視に頼らざるを得ない状況となる。そこで本発明は、かかる従来技術の欠点に鑑みなされたもので、遊技機の制御基板と別個に装着される検査用集中端子板によりチップなどが正規のものか否について照合することができると共に遊技機器の各種端子などから送信される各種情報を積算的に記憶しておくことが可能で、記憶した内容を外部から引き出すことができるようにすることを目的とする。

【0004】

【課題を解決するための手段】 すなわち本発明は、その内部に遊技機のアプリケーションプログラムと所定のアルゴリズムにより暗号化された機器毎の識別コードが書き込まれた内蔵ROM及び暗号化アルゴリズムを有する識別回路を有するチップを有する遊技機制御基板1と通信のやりとりを行う通信回路と、該通信回路と接続された遊技機制御基板1内のチップが正規のものか否かを暗号化データを送信した後の復号化データの照合によりC

PUの照合を行う機能と、前記照合の結果正規と判断した場合に遊技機の作動を許可し、許可された遊技機の作動より送信される遊技機に関する図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）のデータが入力され、これらを積算値として記憶する機能と、前記記憶した図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータを外部検査装置からの指示があった時に検査装置9に出力する機能を有する検査用集中端子板インターフェース回路10とからなり、前記CPU6内に格納される図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータがフラッシュメモリ又はEEPROM等に積算情報として格納されるように構成された遊技機検査用集中端子板により本目的を達成する。尚、検査用集中端子板の記憶手段は、フラッシュメモリ若しくはEEPROM等の不揮発性メモリで構成すると良い。また前記遊技機検査用集中端子板の照合手段としては、正規の遊技機制御基板のチップに格納されている暗号化アルゴリズムと同一のものが組み込まれていれば、遊技機制御基板のチップが正規のものであれば一つのデータから暗号化される値は一つしかなくこれを比較することにより簡単に検査することができる。

【0005】

【作用】本発明にかかる装置では、遊技機制御基板に装着されたチップが第三者検査機関で検査を受けた正規のものであるか否かを遊技機の起動当初に本来制御基板自体が行う遊技機制御プログラムが格納された内蔵ROMのセキュリティチェックと共に当該チェックを行っているチップ自体が正規のものであるか否かについて照合を行い、照合結果が正規と判断されたものについて遊技機の作動を許可する。そして遊技機が作動して遊技者がプレイした結果入賞等の当たり信号等を遊技機制御基板から入力を受け、これをフラッシュメモリ等の記憶手段に積算値として格納する。記憶データが積算値であることから、かなりの時間帯におけるデータを格納することになる。そして上記格納されたデータは、不揮発性であるので電源を落した後もデータが確保されており、検査する者は、随時集中端子板に対してデータの出力信号を入力することにより各種データを取り出すことができる。そしてデータを取り出した後もデータは消去されず、その後も制御基板側から送信されるデータが積算されることになる。検査者は、検査用集中端子板から何度かデータを取り出すことにより大当たりの数、小当たりの数並びに補給玉数及び回収玉数等のデータから、当該遊技機における遊技機制御基板が、正規のものとして稼働しているか否かについて検出することができることに

なる。

【0006】

【発明の実施の形態】以下に本発明を図示された実施例に従って詳細に説明する。図1及び図3において1はチップ内に書き込まれたROM上のプログラムにさらに機器毎の識別コードを付与し、さらに特定の暗号化アルゴリズムにて暗号化した識別コードを付与し、またアドレス上のプログラム、識別コード及び暗号化識別コードを順次走査しながら所定のアルゴリズムにて算出した認証データを書き込んでおき、照合装置等でプログラム内容を検査する時にチップ内蔵ROMに書き込まれた認証データが合致しているか否かをチップ内に設けた照合回路にてチェックできるようにする。さらに外部装置によりチップ内の識別コード、暗号化識別コード及び認証データ等のROMデータの内容を簡単に読み込みに行けないようにチップ・照合手段間に認識コードを付与し、照合手段から送出された認識コードとチップの持つ認識コードとが一致した時にチップから照合手段に対して内蔵ROM及びRAMのデータを出力するようにしたチップを有する遊技機制御基板1であり、Aは遊技機制御基板1の付近に設置された本実施例にかかる検査用集中端子板である。該検査用集中端子板Aは、前記遊技機基板1に対してシリアル通信回路2を介して検査出力信号を入力し、該遊技機制御基板1から送信された検査入力信号に基づき遊技機制御基板1のCPU1aの照合を行う機能と、前記照合後にパラレル通信回路3を介して認証データ要求コマンドを送信し、前記遊技機制御基板1に内蔵されたCPU1a及び暗号化回路により復元されて送信される認証データの照合を行う機能とを有し、上記全ての照合が終了した後に遊技機の駆動を許可し、許可された遊技機の作動により発信される遊技機に関する図柄データが図柄入力回路4を介して入力され、図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉数（若しくは投入メダル数）、回収玉数（払出しメダル数）のデータが計数値入力回路5を介して入力される検査専用CPU6と、前記CPU6の照合においてデータが不一致の時に警報表示器出力回路7を介してCPU6から出力される警報表示手段8と、CPU6内蔵の前記図柄データ、図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉数（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータを外部検査装置9からの指令でLAN通信を介して検査装置9に出力するインターフェース回路10とからなり、前記CPU6内に格納される図柄データ（ステータスデータ）、図柄停止信号（又はストップ信号）、大当たり信号、小当たり信号、補給玉数（若しくは投入メダル数）、回収玉数（払出しメダル数）などのデータがフラッシュメモリ又はEEPROM等に積算情報として格納されるように構成されている。尚、11は遊技機に組み込まれた遊技機の計数器であり、補給玉数及び

回収玉数等が計数される。

【0007】検査用CPU6は、図2に示すように所定の周波数を発生するクロック発生回路12からクロック信号を受けて作動する中央処理装置13と、シリアル通信回路2を介して方向制御信号及び検査出力信号を遊技機制御基板1に送信し、シリアル通信回路2を介して検査入力信号が入力され、かつパラレル通信回路3を介して所定のコマンドを制御基板1に送信し、パラレル通信回路3を介して制御基板1からデータが入力される検査回路14と、前記中央処理装置13と接続された暗号化アルゴリズムと所定のデータが格納された再書き込み禁止の内蔵ROM16と、該内蔵ROM16のアルゴリズムと検査回路14から送信されるデータに基づき遊技機制御基板1のCPU1aの照合を行うセキュリティ回路18と、前記内蔵ROM16に格納されたアルゴリズム等により暗号コードの作成、復号データの確認を行うための内蔵ワークRAM15と、前記セキュリティ回路18において暗号化データが一致しない時に装置をリセットするためのリセット回路17と、ユーザープログラムの暴走を監視し、異常時には中央処理装置13のリセットを指示するウォッチドッグタイマ19と、図柄データ入力回路4を介して制御基板1から図柄データが入力されるシリアルデータ入力回路20と、計数値入力回路5を介して制御基板1から図柄停止信号、大当たり信号、小当たり信号、補給玉数（又は投入メダル数）及び回収玉数（又は払出しメダル数）等の信号が入力されるデータ入出力ポート21と、該データ入出力ポート21から出力された図柄データ、図柄停止信号、大当たり信号、小当たり信号、補給玉数（又は投入メダル数）及び回収玉数（又は払出しメダル数）等の信号を積算値として記憶するフラッシュメモリー又はEEPROMからなる積算データ記憶手段22と、インターフェース回路10を介して検査装置9からデータの出力指令があった時に、積算データ記憶手段22に格納された図柄データ、図柄停止数、大当たり回数、小当たり回数、補給玉数、回収玉数等の積算データを出力する外部通信回路23とからなる。尚、遊技機制御基板1のCPU1a及び検査用集中端子板の検査専用CPU6のいずれにも例えば日本電信電話株式会社が開発したフィール8等の暗号化アルゴリズムがプログラム化されたものがセキュリティ回路として組み込まれている。

【0008】図3に示すものは、パチンコ遊技機における遊技機制御基板1と検査用集中端子板Aの接続関係及び集中検査装置9とのパチンコ遊技機とのLANのマルチドロップ方式による集中管理の概要を示す概略図である。尚、11aは、遊技機に設置した補給玉計数器であり、11bは遊技機の回収玉計数器である。また図4に示すものは回胴式遊技機における遊技機制御基板1と検査用集中端子板Aとの接続関係及び集中検査装置9との回胴式遊技機とのLANのマルチドロップ方式による集

中管理の概要を示す概略図である。図5に示すものは、検査用集中端子板Aと集中検査装置9との通信におけるセキュリティを確保するための通信プロトコルを示すブロック図である。すなわち、検査装置9から送信データが作られ、これを所定のプロトコルにて暗号化し通信回路を介して暗号化送信データとして検査用集中端子板に送信される。集中端子板Aでは、受信した暗号化送信データを復号化して、受信データとして認識し、該認識した受信データが正しい検査者から発信されたものであるか否かを確認し、否なら検査用集中端子板からNGの検査結果として格納した後に検査を終了し、正しければ積算データ記憶手段22に格納された各種データを取り出し、これらを暗号（スクランブル）化した状態で通信回線を介して暗号化送信データとして検査装置9に送信する。受信した暗号化送信データは、検査装置9内において復号（デコード）化され、生の数値の受信データとして、様々な用途に利用するように構成されている。ここでも、暗号化処理と復号化処理は同じ暗号化アルゴリズムを検査装置9及び検査用集中端子板Aのいずれにも設置しておけば良い。

【0009】以上述べた構成において、本実施例にかかる検査用集中端子板Aの作用について図6及び図7で示されたフローチャートに基づき説明する。遊技機の電源をONにすると検査用集中端子板A並びに遊技機及び制御基板1はスタートの状態となり遊技機制御基板1のCPU1aはトリガータイミングパルスの受信待ち状態となる。検査専用CPU6の検査回路14からシリアル通信回路2を介して遊技機制御基板1のCPU1aに対してトリガータイミングパルスが送信され、CPU1aは受信したトリガータイミングパルスが正しいものか否かを確認し、正しくなければ正しいトリガータイミングパルスが送信されるのを待つ状態となる。そして受信したトリガータイミングパルスが正しければ、CPU1aからシリアル通信回路2を介してボーレイトパルスがCPU6の検査回路14に向けて送信され、検査回路は受信したボーレイトパルスによりボーレイトを決定し、もし正しく受信できなかった時には次のパルスの発信を待つ状態となる。もし所定時間経過しても正しくボーレイトパルスを受信できなかった時には、検査回路14は、遊技機制御基板のCPU1aが正規のものではないと判定し、警報表示器出力回路7を介して警報表示部8に表示をさせて終了する。

【0010】ボーレイトパルスを正しく受信できた時は、検査専用CPU6の検査回路14から、検査専用CPU6の認識コードを通信回路2を介して遊技機制御基板1のCPU1aに対して送信する。CPU1aは、検査専用CPU6の認識コードが正しいか否について確認する。一方遊技機制御基板のCPU1aが正しくCPU6の認識コードを受信できなかった時には次の認識コードの発信を待つ状態となり、所定時間が経過しても認識

コードを受信できなかった時及び受信した認識コードが正しくなかった時には、遊技機制御基板1のCPU1aは、最初のトリガータイミングパルス待ちの状態に戻る。

【0011】受信した検査専用CPU6の認識コードが正しかった時には、遊技機制御基板に搭載されたCPU1aの認識コードを通信回路2を介して検査専用CPU6の検査回路14に対して送信する。CPU6は、遊技機制御基板のCPU1aから認識コードの送信を待った状態となり、受信した時には認識コードが遊技機制御基板のCPU1aのものとして正しいか否かを確認する。一方CPU6が所定時間内に正しくCPU1aの認識コードを受信できなかった時は、検査専用CPU6は、遊技機制御基板のCPU1aは正規のものではないと判定し、警報表示器出力回路7を介して警報表示部8に表示をさせて終了する。

【0012】受信した遊技機制御基板のCPU1aの認識コードが正しかった時には、所定のコードを暗号化してパラレル通信回路3を介してCPU1aに対して確認用暗号コードを送信し、CPU1aからの復元コード待ちの状態となる。遊技機制御基板1のCPU1aは、確認用暗号コードの受信待ちの状態となり、所定時間内に正しく確認用暗号コードを受信できなかった時は、CPU1aは最初のトリガータイミングパルス待ちの状態に戻る。そして正しく確認用暗号コードを受信した時には、セキュリティ回路18において確認用復元コードを作成し、パラレル通信回路3を介してCPU6の検査回路14に送信する。

【0013】検査専用CPU6の検査回路14は、所定時間内に正しく確認用復元コードを受信できなかった時及び受信した確認用復元コードが正しくないと判定した時は、検査専用CPU6は、遊技機制御基板のCPU1aは正規のものではないと判定し、警報表示器出力回路7を介して警報表示部8に表示をさせて終了する。また受信した確認用復元コードが正しかった時には、遊技機制御基板に搭載された、CPU1aの認証データを要求する命令をパラレル通信回路3を介して遊技機制御基板1のCPU1aに対して送信し、認証データの受信待ちの状態となる。遊技機制御基板1のCPU1aは命令受信の状態にあり、所定時間内に当該命令を受信しなかった時には遊技機制御基板1のCPU1aは、最初のトリガータイミングパルス待ちの状態に戻る。そして命令を正しく受信した時には、遊技機制御基板1のCPU1aの認証データを送信して、最初のトリガータイミングパルス待ちの状態に戻る。

【0014】パラレル通信回路3を介して送信された遊技機制御基板1のCPU1aの認証データが所定時間内に正しく受信できなかった時には、検査回路14はCPU1aは正規のものではないと判定し、警報表示器出力回路7を介して警報表示部8に表示をさせて終了すると

共に検査結果をNGとして格納する。認証データを受信した時は、検査回路14は、CPU1aの認証データが正しいものか否について解析を行い、解析の結果これが正しくないと判断した時にはCPU1aは正規のものではないと判定し、警報表示器出力回路7を介して警報表示部8に表示をさせて終了する。また解析の結果、認証データが正しいものであると判断した時には、制御基板1のCPU1aは正規のものであると判定し、照合作業を終了すると共に遊技機を遊技可能状態に切り替えると共に検査結果(OK)がメモリーに記憶される。

【0015】遊技機制御基板のCPU1aの認証データの解析の方式として次のような方法が考えられる。遊技機制御基板CPU1aの認証データ要求命令と遊技機制御基板CPU1aの認証データの内容を下記のようなものとする。

(1) 遊技機制御基板CPU1aの認証データ要求命令
イ) 認証用暗号アルゴリズム検証データ(暗号データ)
ロ) 暗号化に使用したキーコード

(2) 遊技機制御基板CPU1aの認証データ

ハ) 復元データ

認証用暗号化アルゴリズム検証データを復号化したデータ

ニ) 遊技機制御基板のCPUのユーザープログラムとユーザープログラムのセキュリティコード

遊技機制御基板1のCPU1aのユーザープログラムとユーザープログラムのセキュリティコードがあれば、検査専用CPU6のセキュリティ回路18にてこれらのデータにより算出されるセキュリティコードが正しいものか否かを解析できる。

【0016】尚本実施例では、CPU1aに対して認証データを要求してCPU1aのみが正規のものか否について判定するように構成したが、上述した(2)のニ)に示すようにCPU1aに組み込まれた内蔵ROMのデータを検査回路14に向けて送信させ、かかるプログラムデータに基づき内蔵ROMのデータが認証を受けたものであるか否について判定することも可能なことはいうまでもない。

【0017】確認終了したことにより、遊技機制御基板1は遊技機としてのプレイ可能状態となる一方で、検査用集中端子板AもCPU1aの照合状態から遊技機からの各種データの受信可能状態に移行する。パチンコ遊技機の場合は、制御基板1にパチンコ玉の補給玉数及び回収玉数の計数センサーがないので遊技機に設置した計数器11から計数入力回路5を介して検査専用CPU6に入力される。また遊技機制御基板1からは、図柄データ、図柄停止信号、大当たり信号、小当たり信号等が計数入力回路5介して検査専用CPU6に入力され、計数器11からの信号が玉の数だけフラッシュメモリー等の積算データ記憶手段22(図柄データに関しては積算式のものではない)に加算される。また図柄停止信号、大

当たり信号、小当たり信号に基づき積算データ記憶手段22に1個ずつ加算されていく。

【0018】また回胴式遊技機の場合は、制御基板1に払出しメダル数、投入メダル数の出力手段が設置されている関係から全てのデータ(払出しメダル数、投入メダル数、ストップ信号、大ボーナス信号、小ボーナス信号)等が計数値入力回路5を介してCPU6の積算データ記憶手段22に加算されていく。本実施例においてデータ記憶手段22が積算式のもので構成されていることから、カウンタとしては数ビットから32ビット程度のもので足りる。尚、本実施例では大当たり、小当たりの場合について例示したが、遊技機の種類によっては中当たり等の信号も発信されることから記憶手段22は、予備のものを複数備え、随時データを積算するようにすれば良い。また図柄データはCPU1aでコード化した図柄データを任意のコードとし、図柄データのコードは遊技機製作者が当たり図柄とそれに割り付けたコード表を予め作成しておき、型式認定試験時に提出するようにしておく。従って図柄データに関してはコードを記憶手段22にステータスの状態でメモリーするようにすると良い。

【0019】以上のようにして積算データ記憶手段22に記憶された積算データは、本実施例ではフラッシュメモリー等の不揮発性メモリーで構成されているので、停電があろうとも、電源がOFFされようともデータが消失することがない。そしてこのデータは、所定のプロトコルに基づき外部へ出力されるように構成されており、検査装置9から入力された暗号化データを復号することによりデータを出力して良いか否かの判断がなされ、良いと判断した時に検査装置9に向けてインターフェース回路10を介して送信される。送信されるデータは検査結果に関するデータ(NG、OK)と、図柄データを含む積算データであるが、各種データが送信されることにより最低2回のデータを取り込むことにより、遊技機において払い出されている玉又はメダルが第三者検査機関において許可を受けた範囲で作動しているか否かを解析することが可能となる。

【0020】

【発明の効果】以上述べたように本発明にかかる検査用集中端子板は、遊技機専用CPUが正規のものであるかについて端子板自体に認識機能を有しているため、検査時間を短縮化することができると共に、これまで検査のために照合器をもって怪しいと思われる遊技機の基板に接続して照合を行っていた場合に比較して全ての遊技機に照合器が備わっているのと同じであることから検査作業を容易にすることができる。各遊技機の大当たり等のデータを検査装置で集計することが容易となる。大当たり図柄の出力を共通コード化することにより図柄変

換器等の準備が要らなくなる。さらに遊技機内部に補給玉数と回数玉数の計数器を装着するように構成したので、パチンコホールにおいて外付けで計数センサーを取り付ける等の作業をなくすることができる。ホールにおける実際の不正改造行為を未然に防ぐことができる。検査用集中端子板を有することからホールとしては遊技機設置時に店内のLANに接続することにより個々の遊技台の出玉状況を集中管理することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施例にかかる装置の概略ブロック図である。

【図2】 本発明の実施例にかかる装置のCPUのブロック図である。

【図3】 本発明にかかる装置を装着したパチンコ遊技機の管理概念図である。

【図4】 本発明にかかる装置を装着した回胴式遊技機の管理概念図である。

【図5】 検査用集中端子板と検査装置の通信プロトコルを示す概念図である。

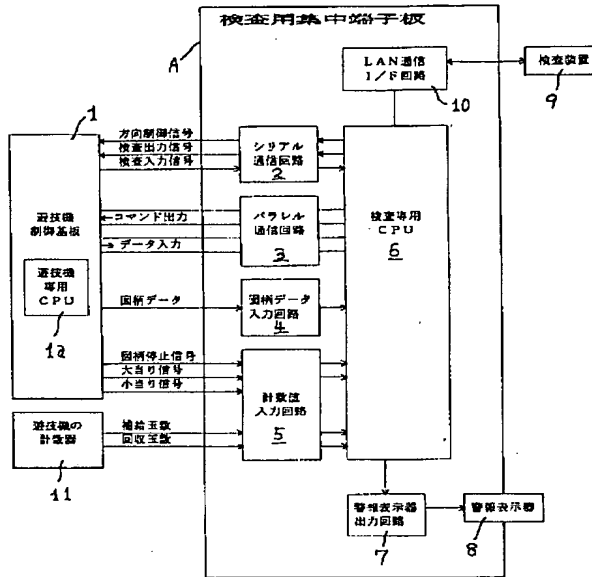
【図6】 本発明の実施例にかかる装置の作用を示すフローチャートである。

【図7】 本発明の実施例にかかる装置の作用を示すフローチャートである。

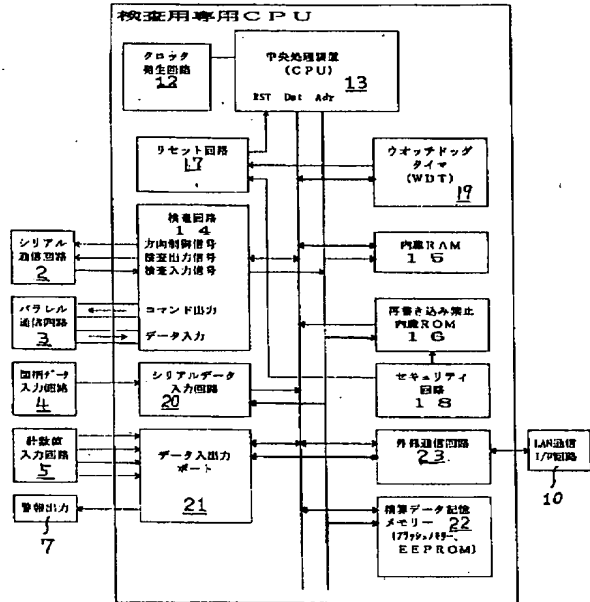
【符号の説明】

1	遊技機制御基板
2	シリアル通信回路
3	パラレル通信回路
4	図柄データ入力回路
5	計数値入力回路
6	検査専用CPU
7	警報表示器出力回路
8	警報表示手段
9	検査装置
10	インターフェース回路
11	計数器
12	クロック発生回路
13	中央処理装置
14	検査回路
15	内蔵RAM
16	再書き込み禁止内蔵ROM
17	リセット回路
18	セキュリティ回路
19	ウォッチドッグタイマ
20	シリアルデータ入力回路
21	データ入出力ポート
22	積算データ記憶手段
23	外部通信回路

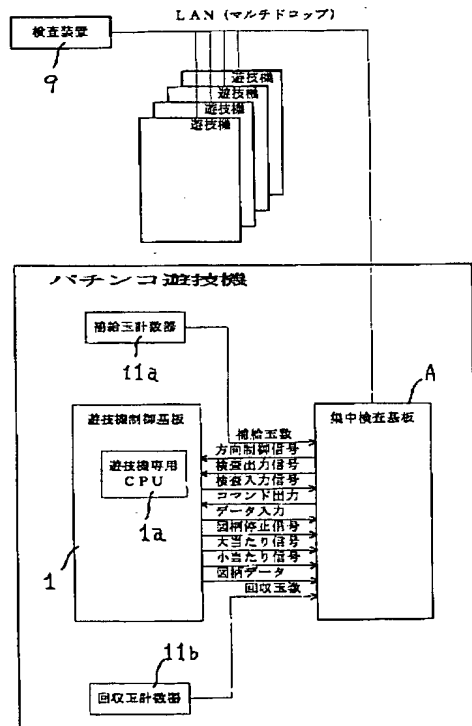
【図1】



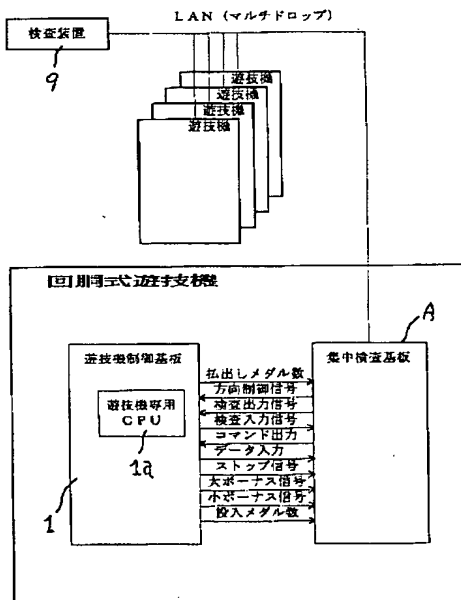
【図2】



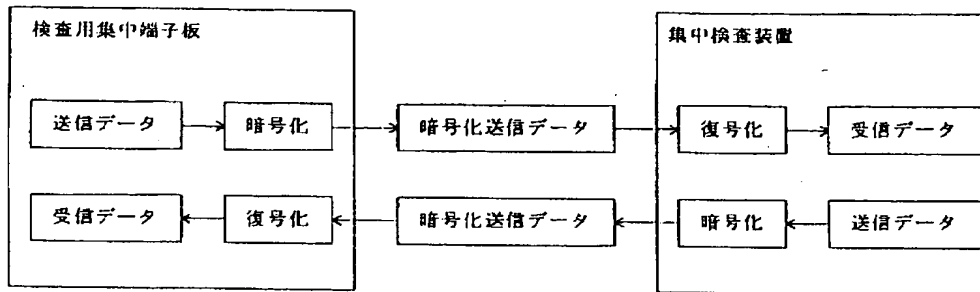
【図3】



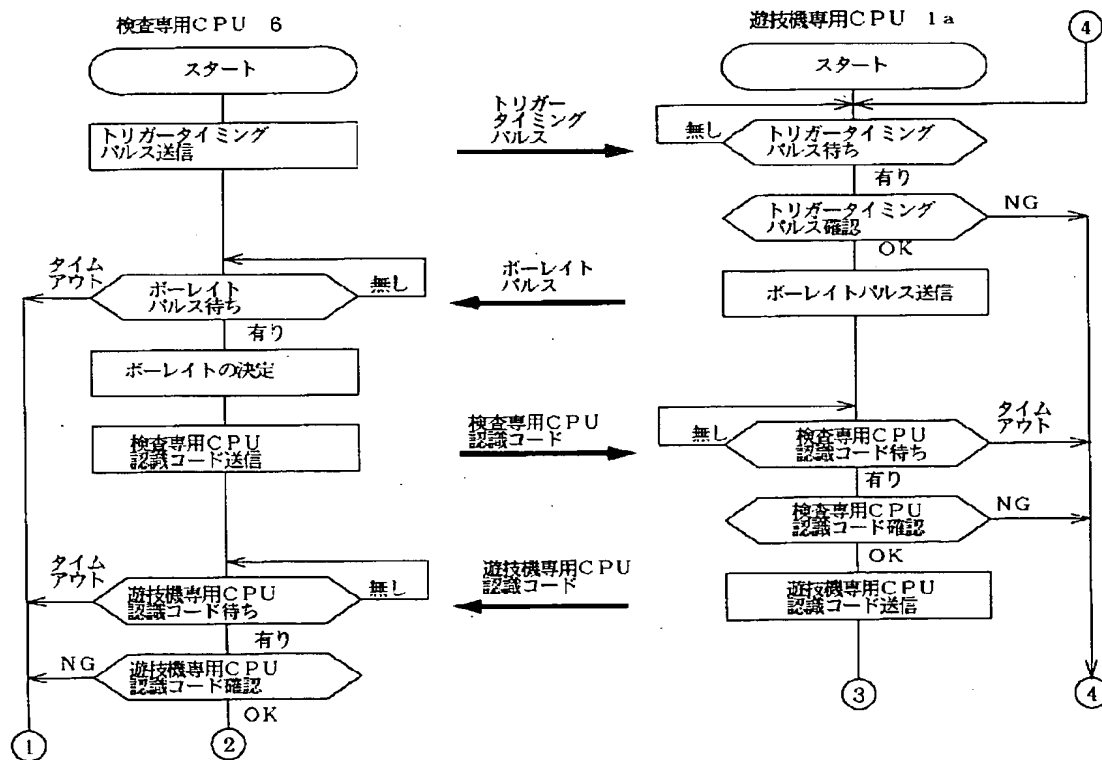
【図4】



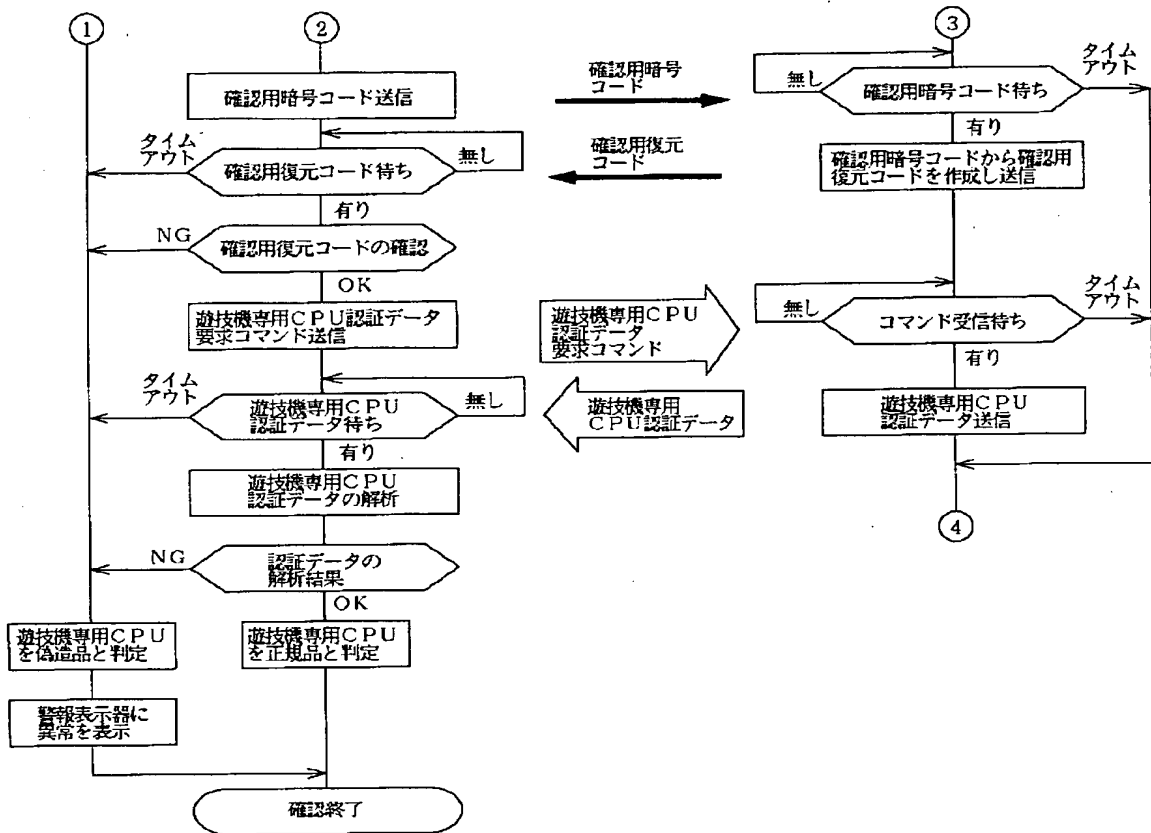
【図5】



【図6】



【図7】



*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

Bibliography

(19) [Country of Issue] Japan Patent Office (JP)

(12) [Official Gazette Type] Open patent official report (A)

(11) [Publication No.] JP,10-24145,A

(43) [Date of Publication] January 27, Heisei 10 (1998)

(54) [Title of the Invention] Game machine checking concentration terminal assembly

(51) [International Patent Classification (6th Edition)]

A63F 7/02 304

334

[FI]

A63F 7/02 304 Z

334

[Request for Examination] Un-asking.

[The number of claims] 3

[Mode of Application] OL

[Number of Pages] 9

(21) [Filing Number] Japanese Patent Application No. 8-183885

(22) [Filing Date] July 12, Heisei 8 (1996)

(71) [Applicant]

[Identification Number] 591107481

[Name] ERUI, Inc. tech

[Address] 2-6-3, Hitotsubashi, Chiyoda-ku, Tokyo

(72) [Inventor(s)]

[Name] Imai Nobumasa

[Address] 2-6-3, Hitotsubashi, Chiyoda-ku, Tokyo Inside of an ERUI, Inc. tech

(74) [Attorney]

[Patent Attorney]

[Name] Inaki following -- this (besides one person)

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

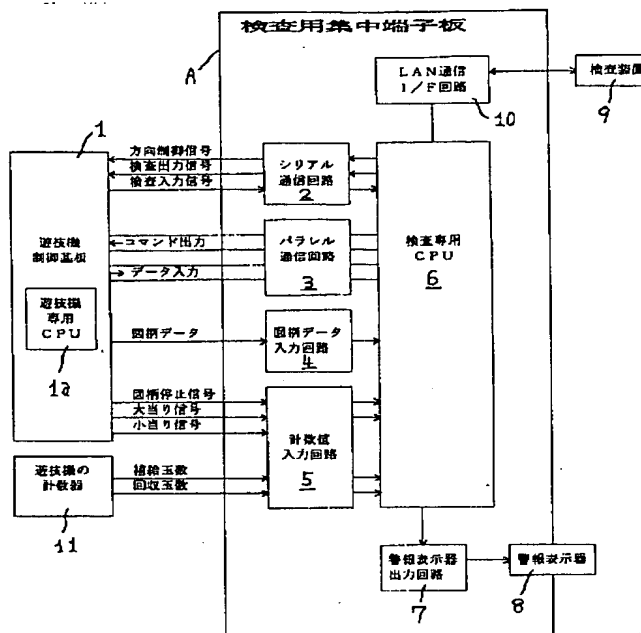
Summary

(57) [Abstract] (*****)

[Technical problem] While preparing a checking concentration terminal assembly separately from a game machine control board and collating a chip, it enables it to pull out the data which memorized the various data transmitted in addition and were memorized from the outside.

[Means for Solution] It is the same as that of the control board 1 which has the chip which has the built-in ROM which wrote in the control program and identification code of a game machine, and a discrimination decision circuit, the communication circuit which communicates, the function to perform collating of a chip, and the encryption algorithm by which the collating means was stored in the regular chip in the composition to which the operation of a game machine is permitted when regular, and constitutes. The various data transmitted from the game machine to which the operation was permitted are memorized as integrated value, and it has the interface circuitry 10 outputted to external test equipment 9. Various data are stored in a flash memory or EEPROM as addition information.

[Translation done.]



[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] With the application program of a game machine, and a predetermined algorithm to the interior The communication circuit which exchanges communication with the game machine control board 1 which has the microcomputer chip (henceforth a chip) which has the discrimination decision circuit which has the built-in ROM in which the identification code for every enciphered device was written, and encryption algorithm, The function which collates a chip by collating of decryption data after transmitting encryption data for whether it is what has a regular chip in the game machine control board 1 connected with this communication circuit, In

what was constituted so that the operation of a game machine might be permitted, when it was judged as a result of the aforementioned collating that it is regular. The game machine checking concentration terminal assembly characterized by the collating means of the aforementioned game machine checking concentration terminal assembly being the same as that of the thing of the encryption algorithm stored in the chip of a regular game machine control board, and constituting it.

[Claim 2] With the application program of a game machine, and a predetermined algorithm to the interior. The communication circuit which exchanges communication with the game machine control board 1 which has the microcomputer chip (henceforth a chip) which has the discrimination decision circuit which has the built-in ROM in which the identification code for every enciphered device was written, and encryption algorithm. The function which collates a chip by collating of decryption data after transmitting encryption data for whether it is what has a regular chip in the game machine control board 1 connected with this communication circuit. The pattern stop signal about the game machine which permits the operation of a game machine when it is judged as a result of the aforementioned collating that it is regular, and is transmitted from the operation of the permitted game machine (or stop signal). The function for the data of a great success signal, a small hit signal, a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals) to be inputted, and to memorize these as integrated value. The pattern stop signal (or stop signal) which carried out [aforementioned] storage, a great success signal, a small hit signal. It consists of a checking concentration terminal assembly interface circuitry 10 which has the function which boils data, such as a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals), when there are directions from external test equipment, and is outputted to test equipment 9. The pattern stop signal (or stop signal), great success signal which are stored in the above CPU 6. The game machine checking concentration terminal assembly characterized by being constituted so that data, such as a small hit signal, a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals), may be stored in a flash memory or EEPROM as addition information.

[Claim 3] The game machine checking concentration terminal assembly according to claim 2 to which the storage means of the aforementioned checking concentration terminal assembly is characterized by consisting of a flash memory or an EEPROM.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] It relates to the equipment which has the function which integrates the various information transmitted from a game machine while the microprocessor of this invention for controlling a game machine based on the application program and this program which were included in the control board of the game machine in pachinko, a **** type game machine, etc. is regular or collates it about no.

[0002]

[Description of the Prior Art] Although examination of the content is carefully performed from an angle with various third person inspection institutes when the type test application of the check of the conventional program is made, after test success leaves management by the inspection institute, a game machine maker makes an official approval application to a third person supervisor engine in the game machine with which the program received in authorization of type test success was carried, and the product passed to this official approval is shipped to the amusement center. And the identification code for every device is further given to the program on ROM written in in the microcomputer chip (henceforth a chip). The identification code enciphered in further specific encryption algorithm is given. Moreover, the authentication data computed with the predetermined algorithm while scanning the program, identification code, and encryption identification code on the address sequentially are written in. When inspecting the content of a program by the collating unit etc., it enables it to check in the correlation circuit which prepared in the chip whether the authentication data written in the chip built-in ROM would have agreed. A recognition code is given between a chip and a collating unit so that it furthermore cannot go to read simply the content of ROM data, such as identification code in a chip, encryption identification code, and authentication data, by the external device, and when the recognition code sent out from the correlation circuit and the recognition code which a chip has are in agreement, the chip it was made to output the data of Built-in ROM and RAM from a chip to a correlation circuit is invented.

[0003]

[Problem(s) to be Solved by the Invention] However, although the injustice of a program can be detected by the correlation circuit in a chip in this conventional control board when Built-in ROM is converted, when the chip of a control board itself is able to be exchanged, it becomes the situation for which it cannot but depend on viewing. then, this invention can memorize in addition the various information transmit from the various terminals of a game device etc., and aim at the thing it enable it to pull out the memorized content for from the outside while being able to collate it about what have a regular chip etc., or no by the checking concentration terminal assembly with which be made in view of the fault of this conventional technology, and it be equip separately from the control board of a game machine

[0004]

[Means for Solving the Problem] Namely, this invention The communication circuit which exchanges communication with the game machine control board 1 which has the chip which has the discrimination decision circuit which has the built-in ROM by which the identification code for every device enciphered by the application program of a game machine and the predetermined algorithm was written in the interior, and encryption algorithm, The function which collates CPU by collating of decryption data after transmitting encryption data for whether it is what has a regular chip in the game machine control board 1 connected with this communication circuit, The pattern stop signal about the game machine which permits the operation of a game machine when it is judged as a result of the aforementioned collating that it is regular, and is transmitted from the operation of the permitted game machine (or stop-signal), The function for the data of a great success signal, a small hit signal, a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals) to be inputted, and to memorize these as integrated value, The pattern stop signal (or stop signal) which carried out [aforementioned] storage, a great success signal, a small hit signal, It consists of a checking concentration terminal assembly interface circuitry 10 which has the function which boils data, such as a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals), when there are directions from external test equipment, and is outputted to test equipment 9. The pattern stop signal (or stop signal), great success signal which are stored in the above CPU 6, The game machine checking concentration terminal assembly constituted so that data, such as a small hit signal, a supply ball (or the number of injection medals), and the number of recovery balls (the number of expenditure medals), might be stored in a flash memory or EEPROM as addition information attains this purpose. In addition, as for the storage means of a checking concentration terminal assembly, it is good to constitute from nonvolatile memories, such as a flash memory or EEPROM. Moreover, if the same thing as the encryption algorithm stored in the chip of a regular game machine control board as a collating means of the aforementioned game machine checking concentration terminal

assembly is incorporated and the chip of a game machine control board is regular, the value enciphered from one data can be easily inspected by there being only one and comparing this.

[0005]

[Function] It collates about whether the chip itself which is performing the check concerned with the security check of the built-in ROM in which the game machine control program with which the control board itself originally performs whether it is the regular thing in which the chip with which the game machine control board was equipped received inspection with the equipment concerning this invention at the third person inspection institute at the time of starting of a game machine was stored is regular, and the operation of a game machine is permitted about what was judged that a collating result is regular. And as a result of a game machine's operating and a game person's playing, an input is received for hit signals, such as winning a prize, etc. from a game machine control board, and this is stored in storage means, such as a flash memory, as integrated value. The data in a remarkable time zone will be stored from stored data being integrated value. And since the data by which storing was carried out [above-mentioned] are nonvolatile, after dropping a power supply, data are secured, and those who inspect can take out various data by inputting the output signal of data to a concentration terminal assembly at any time. And after taking out data, data will not be eliminated, but the data transmitted from a control board side also after that will be integrated. A tester can detect by taking out data from a checking concentration terminal assembly several times about whether the game machine control board in the game machine concerned is working as a regular thing from data, such as the number of great successes, the number of small hits, the number of supply balls, and the number of recovery balls.

[0006]

[Embodiments of the Invention] According to the example which had this invention illustrated, it explains in detail below. In drawing 1 and drawing 3, 1 gives the identification code for every device further to the program on ROM written in in the chip. The identification code enciphered in further specific encryption algorithm is given. Moreover, the authentication data computed with the predetermined algorithm while scanning the program, identification code, and encryption identification code on the address sequentially are written in. When inspecting the contents of a program by the collating unit etc., it enables it to check in the correlation circuit which prepared in the chip whether the authentication data written in the chip built-in ROM would have agreed. A recognition code is given between chip / collating means so that it furthermore cannot go to read simply the contents of ROM data, such as identification code in a chip, encryption identification code, and authentication data, by the external device. It is the game machine control board 1 which has the chip. It was made to output the data of Built-in ROM and RAM from a chip to a collating means when the recognition code sent out from the collating means and the recognition code which a chip has were in agreement. A is a checking

concentration terminal assembly concerning this example installed near the game machine control board 1. The function which collates CPU1a of the game machine control board 1 based on the inspection input signal which this checking concentration terminal assembly A inputted the inspection output signal through the serial communication circuit 2 to the aforementioned game machine substrate 1, and was transmitted from this game machine control board 1, An authentication data demand command is transmitted through the parallel communication circuit 3 after the aforementioned collating. It has the function which collates the authentication data which are restored by CPU1a and the encryption circuit which were built in the aforementioned game machine control board 1, and are transmitted. The pattern data about the game machine which permits the drive of a game machine after collating of all above is completed, and is sent by the operation of the permitted game machine are inputted through the pattern input circuit 4. Only for [CPU / 6] inspection into which the data of a pattern stop signal (or stop signal), a great success signal, a small hit signal, the number of supply balls (or the number of injection medals), and the number of recovery balls (the number of expenditure medals) are inputted through the enumerated-data input circuit 5 The alarm-display means 8 outputted from CPU6 through the alarm-display machine output circuit 7 in collating of the above CPU 6 when data are inharmonious, The aforementioned pattern data of CPU6 built-in, a pattern stop signal (or stop signal), A great success signal, a small hit signal, the number of supply balls (or the number of injection medals), It consists of an interface circuitry 10 which outputs data, such as the number of recovery balls (the number of expenditure medals), to test equipment 9 through LAN communication by the instructions from external test equipment 9. The pattern data (status data), the pattern stop signal (or stop signal) which are stored in the above CPU 6, It is constituted so that data, such as a great success signal, a small hit signal, the number of supply balls (or the number of injection medals), and the number of recovery balls (the number of expenditure medals), may be stored in a flash memory or EEPROM as addition information. In addition, 11 is the counter of the game machine built into the game machine, and counting of the number of supply balls, the number of recovery balls, etc. is carried out.

[0007] The central processing unit 13 with which checking CPU 6 operates in response to a clock signal from the clock generation circuit 12 which generates predetermined frequency as shown in drawing 2 , A directional-control signal and an inspection output signal are transmitted to the game machine control board 1 through the serial communication circuit 2. The inspection circuit 14 where an inspection input signal is inputted through the serial communication circuit 2, and a predetermined command is transmitted to a control board 1 through the parallel communication circuit 3, and data are inputted from a control board 1 through the parallel communication circuit 3, The built-in ROM 16 of the ban on the re-writing in which the encryption algorithm connected with the aforementioned central processing unit 13 and predetermined data were stored The security circuit 18

which collates CPU1a of the game machine control board 1 based on the data transmitted from an algorithm and the inspection circuit 14 with this [built-in / ROM / 16], The built-in work RAM 15 for the algorithm stored in the above built-in ROM 16 performing creation of a code code, and the check of decode data The reset circuit 17 for resetting equipment, when encryption data are not in agreement in the aforementioned security circuit 18, The watchdog timer 19 which supervises the overrun of a user program and directs reset of a central processing unit 13 at the time of abnormalities, The serial data input circuit 20 into which pattern data are inputted from a control board 1 through the pattern data input circuit 4, The data input/output port 21 into which signals, such as a pattern stop signal, a great success signal, a small hit signal, the number of supply balls (or the number of injection medals), and the number of recovery balls (or the number of expenditure medals), are inputted from a control board 1 through the enumerated-data input circuit 5, The pattern data, the pattern stop signal which were outputted from this data input/output port 21, The addition data-storage means 22 which consists of the flash memory or EEPROM which memorizes signals, such as a great success signal, a small hit signal, the number of supply balls (or the number of injection medals), and the number of recovery balls (or the number of expenditure medals), as integrated value, When there are output instructions of data from test equipment 9 through an interface circuitry 10, it consists of an external communication circuit 23 which outputs addition data, such as the pattern data stored in the addition data-storage means 22, the number of pattern halt, the number of times of great success, the number of times of a small hit, the number of supply balls, and the number of recovery balls. In addition, that by which the encryption algorithm of the FIRU 8 grade which for example, Nippon Telegraph and Telephone CORP. developed was programmed is included in CPU1a of the game machine control board 1, and all only for [CPU / 6] inspection of a checking concentration terminal assembly as a security circuit.

[0008] What is shown in drawing 3 is the schematic diagram showing the outline of the centralized control by the multi-drop of LAN with a pachinko game machine with the connection relation between the game machine control board 1 and the checking concentration terminal assembly A and the centralized test equipment 9 in a pachinko game machine. In addition, 11a is the supply ball counter installed in the game machine, and 11b is the recovery ball counter of a game machine. Moreover, what is shown in drawing 4 is the schematic diagram showing the outline of the centralized control by the multi-drop of the connection relation of the game machine control board 1 and the checking concentration terminal assembly A in a **** type game machine, and LAN with a **** type game machine with centralized test equipment 9. What is shown in drawing 5 is the block diagram showing the communications protocol for securing the security in communication with the checking concentration terminal assembly A and centralized test equipment 9. That is, transmit data is made from test equipment 9, this is enciphered in a

predetermined protocol, and it is transmitted to a checking concentration terminal assembly as encryption transmit data through a communication circuit. In the concentration terminal assembly A, decrypt the encryption transmit data which received, and it recognizes as received data. It checks whether the recognized this received data are sent by the right tester. After storing as an inspection result of NG from a non-oak checking concentration terminal assembly, inspection is ended, if right, the various data stored in the addition data-storage means 22 will be taken out, and these are transmitted to test equipment 9 as encryption transmit data through a communication line in the state where it turned the code (scramble). The encryption transmit data which received turns decode (decoding) in test equipment 9, and it is constituted so that it may use for various uses as received data of a raw numeric value. Here, encryption processing and decryption processing should just install the same encryption algorithm in both test equipment 9 and the checking concentration terminal assembly A.

[0009] In the composition described above, it explains to an operation of the checking concentration terminal assembly A concerning this example based on the flow chart just shown by drawing 6 and drawing 7. If the power supply of a game machine is turned ON, the checking concentration terminal assembly A, a game machine, and a control board 1 will be in the state of a start, and CPU1a of the game machine control board 1 will be in the state waiting for receiving of a trigger timing pulse. A trigger timing pulse is transmitted from the inspection circuit 14 only for [CPU / 6] inspection to CPU1a of the game machine control board 1 through the serial communication circuit 2, and the trigger timing pulse which received checks whether it is the right thing, and if CPU1a is not right, it will be in the state of waiting to transmit the right trigger timing pulse. And if the trigger timing pulse which received is right, a baud rate pulse is transmitted towards the inspection circuit 14 of CPU6 through the serial communication circuit 2 from CPU1a, and the received baud rate pulse determines a baud rate, and an inspection circuit will be in the state of waiting for dispatch of the following pulse, when it is not able to receive correctly. Even if it carried out predetermined-time progress, when a baud rate pulse is correctly unreceivable, judge with the inspection circuit 14 not having regular CPU1a of a game machine control board, and it is made to display on the alarm-display section 8 through the alarm-display machine output circuit 7, and ends.

[0010] When a baud rate pulse is able to be received correctly, the recognition code only for [CPU / 6] inspection is transmitted from the inspection circuit 14 only for [CPU / 6] inspection to CPU1a of the game machine control board 1 through a communication circuit 2. CPU1a has a right recognition code only for [CPU / 6] inspection, or checks about no. When CPU1a of a game machine control board is not able to receive the recognition code of CPU6 correctly, even if it will be in the state of waiting for dispatch of the following recognition code and a predetermined time passes on the other hand, when the recognition code which has not received a

recognition code and which was received at the time [the code] is not right, CPU1a of the game machine control board 1 returns to the state of the waiting for the first trigger timing pulse.

[0011] When the received recognition code only for [CPU / 6] inspection is right, the recognition code of CPU1a carried in the game machine control board is transmitted to the inspection circuit 14 only for [CPU / 6] inspection through a communication circuit 2. CPU6 will be in the state where it waited for transmission of a recognition code from CPU1a of a game machine control board, and when it receives, it checks whether a recognition code is right as a thing of CPU1a of a game machine control board. On the other hand, when CPU6 is not able to receive the recognition code of CPU1a correctly in a predetermined time, only for [CPU / 6] inspection judges with it not being regular, makes it display on the alarm-display section 8 through the alarm-display machine output circuit 7, and ends CPU1a of a game machine control board.

[0012] When the recognition code of CPU1a of the game machine control board which received is right, a predetermined code is enciphered, the code code for a check transmits to CPU1a through the parallel communication circuit 3, and it will be in the state of the waiting for the restoration code from CPU1a. When CPU1a of the game machine control board 1 changes into the state of the waiting for reception of the code code for a check and the code code for a check is not able to be correctly received in a predetermined time, CPU1a returns to the state of the waiting for the first trigger timing pulse. And when the code code for a check is received correctly, the restoration code for a check is created in the security circuit 18, and it transmits to the inspection circuit 14 of CPU6 through the parallel communication circuit 3.

[0013] When it judges with the inspection circuit 14 only for [CPU / 6] inspection not having the right restoration code for a check which has not received the restoration code for a check correctly in the predetermined time and which was received at the time [the code], only for [CPU / 6] inspection judges with it not being regular, makes it display on the alarm-display section 8 through the alarm-display machine output circuit 7, and ends CPU1a of a game machine control board. Moreover, when the received restoration code for a check is right, the instruction which requires the authentication data of CPU1a carried in the game machine control board is transmitted to CPU1a of the game machine control board 1 through the parallel communication circuit 3, and it will be in the state of the waiting for reception of authentication data. CPU1a of the game machine control board 1 is in the state of instruction reception, and when the instruction concerned is not received in a predetermined time, CPU1a of the game machine control board 1 returns to the state of the waiting for the first trigger timing pulse. And when an instruction is received correctly, the authentication data of CPU1a of the game machine control board 1 are transmitted, and it returns to the state of the waiting for the first trigger timing pulse.

[0014] When the authentication data of CPU1a of the game machine control board 1 transmitted through the parallel communication circuit 3 are not able to receive correctly in a predetermined time, while judging with the inspection circuit 14 of CPU1a not being regular, making it display on the alarm-display section 8 through the alarm-display machine output circuit 7 and ending, an inspection result is stored as NG. When authentication data are received, the inspection circuit 14 analyzes about what has right authentication data or no of CPU1a, when it judges that this is not right as a result of analysis, judge with CPU1a not being regular, and it is made to display on the alarm-display section 8 through the alarm-display machine output circuit 7, and ends. Moreover, when it judges that authentication data are right as a result of analysis, while judging with CPU1a of a control board 1 being regular, ending collating work and changing a game machine to a game possible state, an inspection result (O.K.) is memorized by memory.

[0015] The following methods can be considered as a method of the analysis of the authentication data of CPU1a of a game machine control board. Let the contents of the authentication data of the authentication data demand instruction of game machine control board CPU1a, and game machine control board CPU1a be the following.

- (1) The cryptographic algorithm identity data for authentication data demand instruction I authentication of game machine control board CPU1a (code data)
- b) If there is a security code of the user program of CPU of a DETANI game machine control board and the user program of CPU1a of the security code game machine control board 1 of a user program which decrypted the encryption algorithm identity data for authentication DETAHA restoration data authentication of keycode (2) game machine control board CPU1a used for encryption, and a user program, it is analyzable whether it is what has the right security code computed with these data in the security circuit 18 only for [CPU / 6] checking.

[0016] In addition, although it constituted from this example so that authentication data might be required from CPU1a and only CPU1a might judge a regular thing or no It cannot be overemphasized that it is also possible to turn to the inspection circuit 14 the data of the built-in ROM included in CPU1a, to make it transmit as shown in NI of (2) mentioned above, and for the data of Built-in ROM to receive authentication based on these program data, or to judge no.

[0017] While the game machine control board 1 will be in the state as a game machine which can be played by having carried out the check end, the checking concentration terminal assembly A shifts to the ready-for-receiving ability state of the various data from a game machine from the collating state of CPU1a. the case of a pachinko game machine -- a control board 1 -- counting of the number of supply balls of a pachinko ball, and the number of recovery balls -- counting from the counter 11 installed in the game machine since there was no sensor -- it is only inputted [CPU / 6] into inspection through an input circuit 5 moreover, the pattern data from the game machine control board 1, a pattern stop signal, a great success

signal, a small hit signal, etc. -- counting -- it minds input circuit 5, and is only inputted [CPU / 6] into inspection, and the signal from a counter 11 is added only for the number of balls to the addition data-storage means 22 (about pattern data, it is not the thing of an addition formula), such as a flash memory. Moreover, based on the pattern stop signal, the great success signal, and the small hit signal, it is added at a time to one addition data-storage means 22.

[0018] Moreover, all data (the number of expenditure medals, the number of injection medals, a stop signal, a large bonus signal, small bonus signal) etc. are added to the addition data-storage means 22 of CPU6 through the enumerated-data input circuit 5 from the relation in which it pays out a control board 1 in the case of a **** type game machine, and the output means of the number of medals and the number of injection medals is installed. Since the data-storage means 22 is the thing of an addition formula and is constituted in this example, as a counter, it has been a several bits to about 32 bits thing enough. In addition, what is necessary is just to make it the storage means 22 integrate data for a spare thing two or more preparations and at any time, since signals, such as per inside, are also sent depending on the kind of game machine, although illustrated about the case of great success and a small hit in this example. Moreover, pattern data make arbitrary codes the pattern data coded by CPU1a, and the code of pattern data creates beforehand the code table which the game machine manufacturer hit and was assigned to a pattern and it, and submits it at the time of a form qualification test. Therefore, it is good to be made to carry out memory of the code to the storage means 22 in the state of the status about pattern data.

[0019] By this example, since it consists of non-volatile memory, such as a flash memory, even if a power supply is turned off in order that there may be a power failure, as for the addition data memorized by the addition data-storage means 22 as mentioned above, data do not disappear. And it is constituted so that it may be outputted to the exterior based on a predetermined protocol, judgment whether data may be outputted by decoding the encryption data inputted from test equipment 9 is made, and this data is transmitted through an interface circuitry 10 towards test equipment 9, when it judges that it is good. Although the data transmitted are the data (NG, O.K.) about an inspection result, and addition data containing pattern data, they become possible [analyzing whether it is operating in the range in which the ball or medal paid out in the game machine received permission in the third person inspection institute] by incorporating at least 2 times of data by transmitting various data.

[0020]

[Effect of the Invention] The checking concentration terminal assembly which was described above and which starts this invention like Since it has recognizing ability in the terminal assembly itself about whether only for [CPU] game machines is regular Since it is as the same as is [that all game machines are equipped with the collating machine as compared with the case where it is collating by connecting with

the substrate of the game machine considered to be doubtful with a collating machine until now for inspection] while being able to shorten inspection time, inspection work can be done easy. It becomes easy to total data, such as great success of each game machine, with test equipment. It stops needing preparation of a pattern converter etc. by common-code-izing the output of a great success pattern. since it constituted so that the interior of a game opportunity might furthermore be equipped with the counter of the number of supply balls, and the number of number-of-times balls -- a pachinko hole -- setting -- external -- counting -- the work of attaching a sensor can be lost The actual unjust reconstruction action in a hole can be prevented. Since it has a checking concentration terminal assembly, it becomes possible by connecting with LAN of inside of a shop as a hole at the time of game machine installation to carry out the centralized control of the reward-balls situation of each game base.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.***** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the outline block diagram of the equipment concerning the example of this invention.

[Drawing 2] It is the block diagram of CPU of the equipment concerning the example of this invention.

[Drawing 3] It is the management conceptual diagram equipped with the equipment concerning this invention of a pachinko game machine.

[Drawing 4] It is the management conceptual diagram equipped with the equipment concerning this invention of a ***** type game machine.

[Drawing 5] It is the conceptual diagram showing the communications protocol of a checking concentration terminal assembly and test equipment.

[Drawing 6] It is the flow chart which shows an operation of the equipment concerning the example of this invention.

[Drawing 7] It is the flow chart which shows an operation of the equipment concerning the example of this invention.

[Description of Notations]

- 1 Game Machine Control Board
- 2 Serial Communication Circuit
- 3 Parallel Communication Circuit
- 4 Pattern Data Input Circuit
- 5 Enumerated-Data Input Circuit
- 6 Only for [CPU] Inspection
- 7 Alarm-Display Machine Output Circuit
- 8 Alarm-Display Means
- 9 Test Equipment
- 10 Interface Circuitry
- 11 Counter
- 12 Clock Generation Circuit
- 13 Central Processing Unit
- 14 Inspection Circuit
- 15 Built-in RAM
- 16 Re-Write-protected Built-in ROM
- 17 Reset Circuit
- 18 Security Circuit
- 19 Watchdog Timer
- 20 Serial Data Input Circuit
- 21 Data Input/output Port
- 22 Addition Data-Storage Means
- 23 External Communication Circuit

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

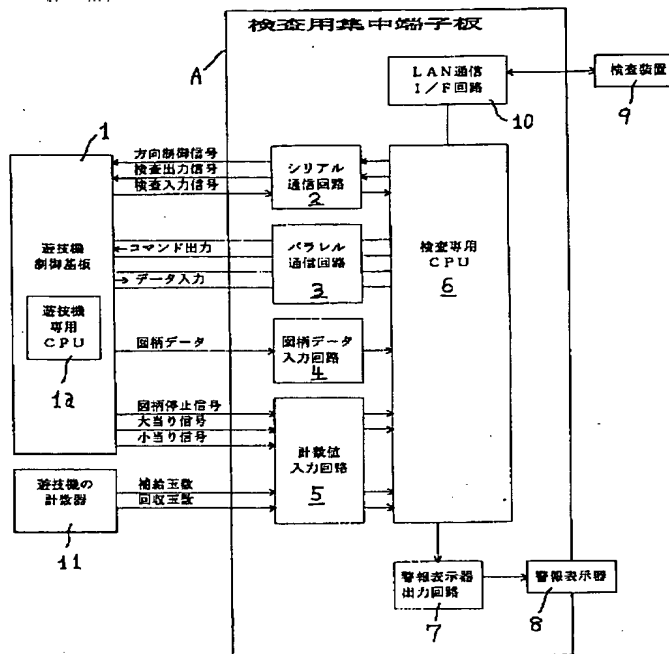
1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

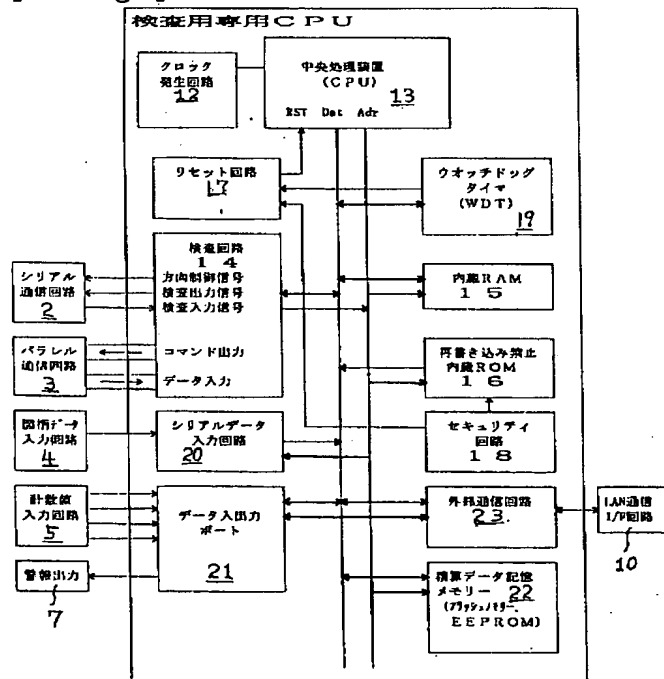
3.In the drawings, any words are not translated.

DRAWINGS

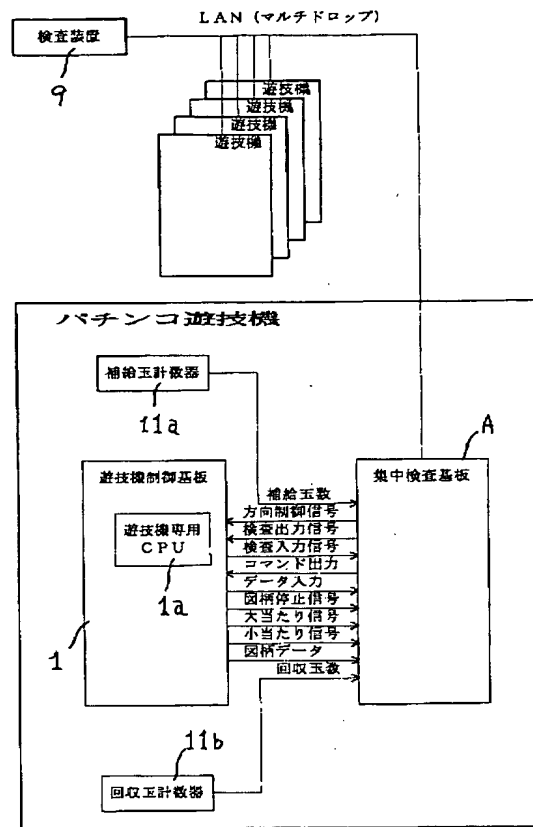
[Drawing 1]



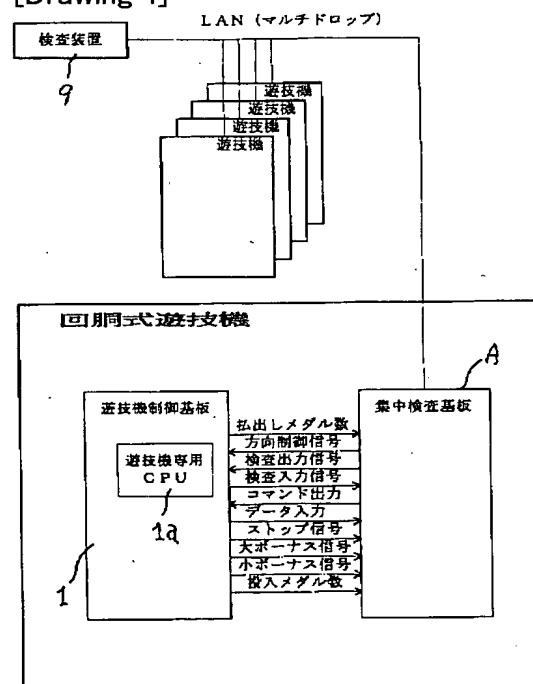
[Drawing 2]



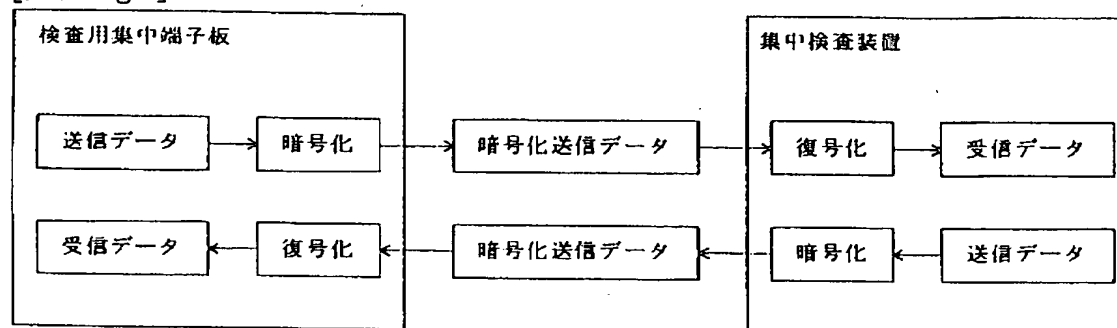
[Drawing 3]



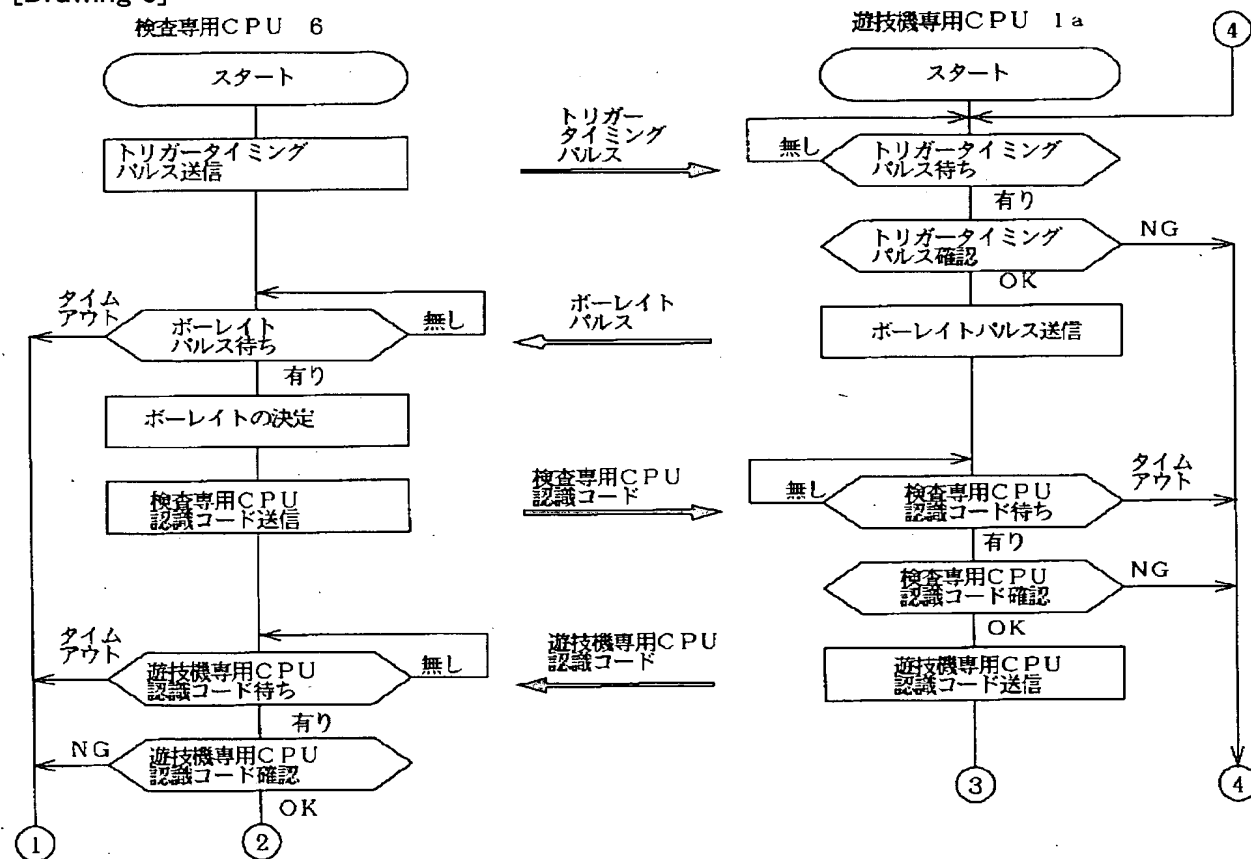
[Drawing 4]



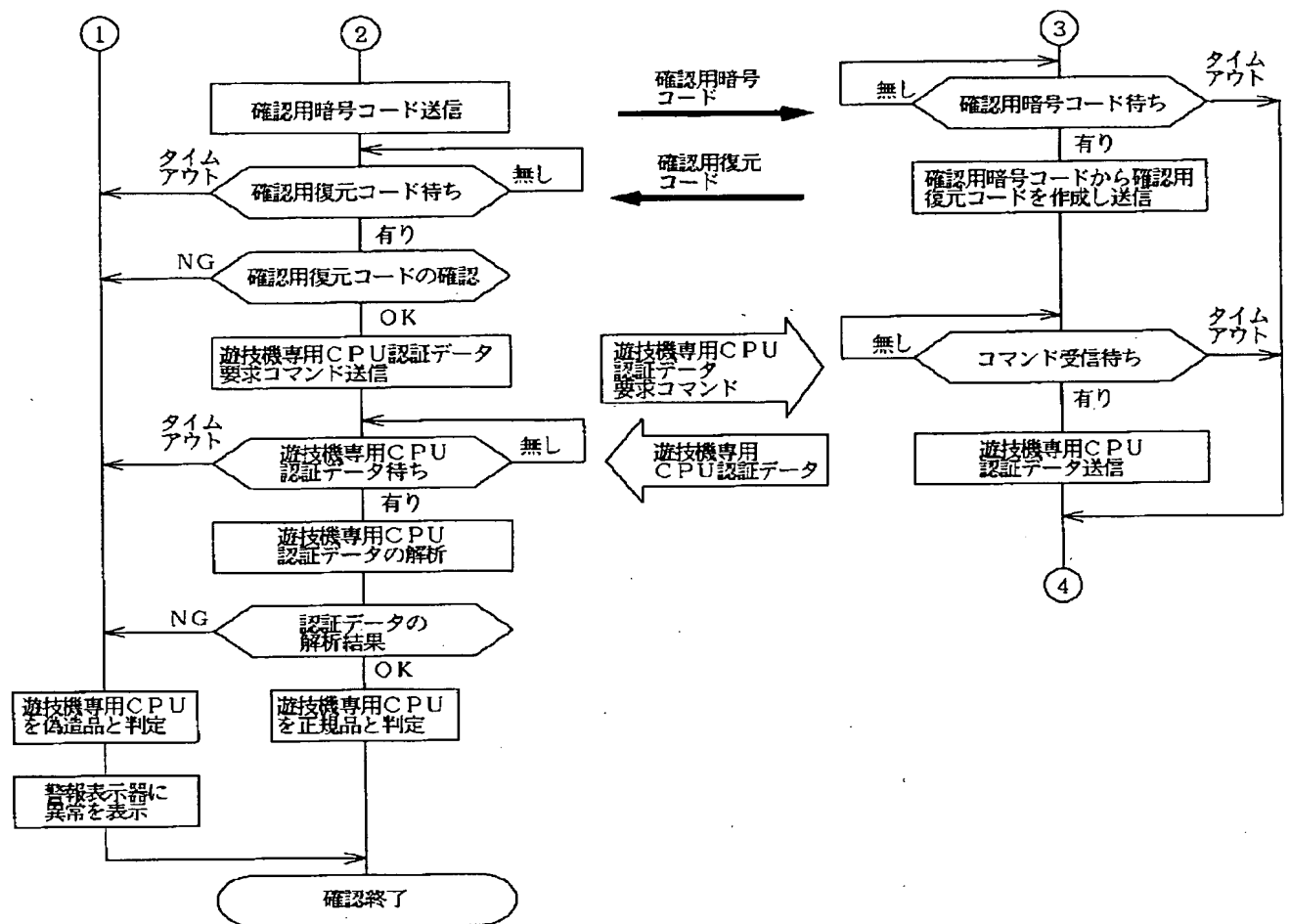
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]